

SILICON CARBIDE SEMICONDUCTOR DEVICE PROVIDED WITH SCHOTTKY JUNCTION

Publication number: JP2000164528

Publication date: 2000-06-16

Inventor: TODA TADAO

Applicant: SANYO ELECTRIC CO

Classification:

- International: *H01L21/338; H01L21/28; H01L29/47; H01L29/812; H01L29/872; H01L21/02; H01L29/40; H01L29/66; (IPC1-7): H01L21/28; H01L21/338; H01L29/812; H01L29/872*

- European:

Application number: JP19980333551 19981125

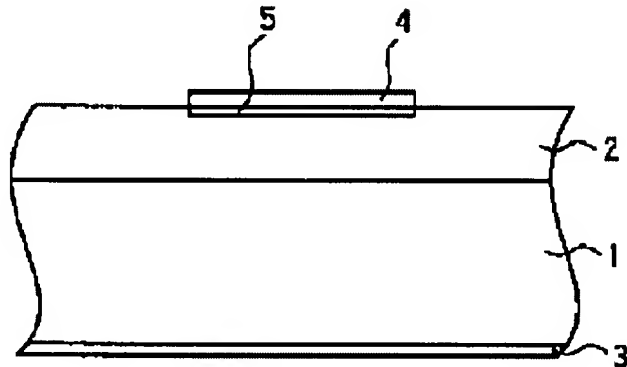
Priority number(s): JP19980333551 19981125

[Report a data error here](#)

Abstract of JP2000164528

PROBLEM TO BE SOLVED: To lessen a silicon carbide semiconductor device in forward threshold voltage by a method wherein an alloy layer formed by reacting metal contained in a Schottky electrode on a silicon carbide semiconductor is formed on the silicon carbide semiconductor, and a Schottky junction is reduced in barrier height.

SOLUTION: A SiC semiconductor Schottky diode is formed of a wafer that comprises an N-type 6H-SiC (0001) substrate 1 of carrier concentration $3 \times 10^{18} \text{ cm}^{-3}$ and an N-type epitaxial layer 2 which is off by an angle of 3.5 deg. in a $\langle 11\text{-}20 \rangle$ direction, $3 \mu\text{m}$ in thickness, of carrier concentration $1 \times 10^{18} \text{ cm}^{-3}$, and formed on the substrate 1. An Ni film is deposited on the rear of the SiC substrate 1 to serve as an ohmic electrode 3, and the ohmic electrode 3 is brought into ohmic contact with the substrate 1 by a thermal treatment. Then, a film of metal selected out of Ti, Au, Pd and the like is evaporated on the surface of the epitaxial layer 2, and the metal film is patterned into a Schottky electrode 4. This Schottky junction is thermally treated at a temperature of 500 to 900 deg.C, so that an alloy layer 5 of Schottky electrode metal and SiC semiconductor is formed.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-164528

(P2000-164528A)

(43) 公開日 平成12年6月16日 (2000.6.16)

(51) Int.Cl. ⁷	識別記号	F I	テームト* (参考)
H 0 1 L 21/28	3 0 1	H 0 1 L 21/28	3 0 1 F 4 M 1 0 4
			B 5 F 1 0 2
29/872		29/48	M
21/338		29/80	M
29/812			

審査請求 未請求 請求項の数 4 O L (全 4 頁)

(21) 出願番号 特願平10-333551

(22) 出願日 平成10年11月25日 (1998.11.25)

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72) 発明者 戸田 忠夫

大阪府守口市京阪本通2丁目5番5号 三

洋電機株式会社内

(74) 代理人 100085213

弁理士 島居 洋

Fターム(参考) 4M104 AA03 BB02 BB04 BB05 BB06

BB07 BB08 BB09 BB13 BB14

BB16 BB18 BB36 CC01 CC03

CC05 DD34 DD79 DD83 GG03

GG12 HH17

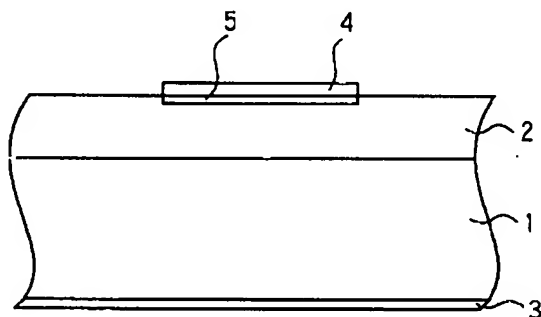
5F102 GT01 GT03 HC24

(54) 【発明の名称】 ショットキ接合を有する炭化珪素半導体装置

(57) 【要約】

【課題】 この発明は、取り扱いが容易な金属を用いて、ショットキバリア高さを低下させ、順方向の立ち上がり電圧を低減させた半導体装置を提供する。

【解決手段】 高融点金属をショットキ電極4としてS i C半導体層2上に設けたショットキ接合を有する半導体装置であって、上記S i C半導体層2にショットキ電極4の金属が反応した合金層5を形成し、ショットキ接合のバリア高さを下げる。



【特許請求の範囲】

【請求項1】 高融点金属をショットキ電極として炭化珪素半導体上に設けたショットキ接合を有する炭化珪素半導体装置であって、上記炭化珪素半導体にショットキ電極の金属が反応した合金層を形成し、ショットキ接合のバリア高さを下げたことを特徴とするショットキ接合を有する炭化珪素半導体装置。

【請求項2】 上記ショットキ電極用金属は、高温の熱処理に対して、ダイオード特性が保持される金属であることを特徴とする請求項1に記載のショットキ接合を有する炭化珪素半導体装置。

【請求項3】 上記炭化珪素半導体がn型半導体であり、上記ショットキ電極用高融点金属は、Au、Ag、Pd、Cr、Co、Ti、W、Pt、Al、Ni、Mo、Cs、Mnの中から選択されることを特徴とする請求項1に記載のショットキ接合を有する炭化珪素半導体装置。

【請求項4】 上記炭化珪素半導体がp型半導体であり、上記ショットキ電極用高融点金属は、Au、Ag、Co、Ni、Pd、Ti、Al、Csの中から選択されることを特徴とする請求項1に記載のショットキ接合を有する炭化珪素半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、炭化珪素(SiC)半導体を用いたショットキ接合を有する半導体装置に係り、ショットキダイオード、MESFETなど高融点金属をショットキ電極として用いる半導体装置に関する。

【0002】

【従来の技術】炭化珪素(SiC)半導体は、熱的、化学的に安定であり、耐放射線性に優れていることから、耐環境デバイスや高出力デバイスの材料として注目を集めている。

【0003】また、SiC半導体はGaAs半導体に比べて、電子移動度が約2倍から3倍大きいことから、高周波半導体素子材料としても開発が行われている。特に、SiC半導体は、オン抵抗が小さいこととスイッチングスピードが速いことが大きな特徴である。

【0004】ところで、ショットキ電極と半導体のバリア高さは、n型半導体の場合、金属固有の仕事関数と半導体の電子親和力の差で与えられる。バリア高さは、半導体のキャリア濃度にも依存し、温度でも変化することになる。一般には、仕事関数の小さい金属は、バリア高さが低くなる。スイッチング時の順方向特性は、ダイオードの直列抵抗が小さい程、バリア高さ(立ち上がり電圧)が低い程、スイッチング時の損失が小さい。

【0005】n型SiC半導体では、通常、Ni、Ti、Au、Pt等の金属を使用するが、この中で仕事関数の小さいMgが立ち上がり電圧が低くなる。

【0006】

【発明が解決しようとする課題】ショットキバリア高さを小さくするとスイッチング素子としては、有効であるが、逆方向リーク電流が増えるという問題がある。

【0007】また、Mgはバリア高さが0.2Vと低い値であるが、Mg金属自身は反応性が大きく取り扱いが難しいという問題があった。

【0008】この発明は、上記した問題点に鑑みなされたものにして、取り扱いが容易な金属を用いて、ショットキバリア高さを低下させ、順方向の立ち上がり電圧を低減させた半導体装置を提供することを目的とする。

【0009】

【課題を解決するための手段】この発明は、高融点金属をショットキ電極として炭化珪素半導体上に設けたショットキ接合を有する炭化珪素半導体装置であって、上記炭化珪素半導体にショットキ電極の金属が反応した合金層を形成し、ショットキ接合のバリア高さを下げたことを特徴とする。

【0010】上記ショットキ電極用金属は、高温の熱処理に対して、ダイオード特性が保持される金属を用いるとよい。

【0011】また、上記炭化珪素半導体がn型半導体の場合には、上記ショットキ電極用高融点金属は、Au、Ag、Pd、Cr、Co、Ti、W、Pt、Al、Ni、Mo、Cs、Mnの中から選択すると良い。

【0012】また、上記炭化珪素半導体がp型半導体の場合には、上記ショットキ電極用高融点金属は、Au、Ag、Co、Ni、Pd、Ti、Al、Csの中から選択すると良い。

【0013】上記したように、n型SiC半導体又はp型SiC半導体のショットキ電極として、熱処理を行ってもダイオード特性が変化しない金属材料を用いる。不活性ガス中で、熱処理を行うことにより、金属とSiC半導体の界面での反応が進み、合金層を形成する。その結果、ショットキバリアが低下し、立ち上がり電圧が低減できる。

【0014】このように、ショットキ電極の熱処理により、ショットキバリア高さが低下し、スイッチング時の順方向の抵抗成分が減少し、スイッチング損失が小さくなる。

【0015】

【発明の実施の形態】以下、この発明の実施の形態につき、図面を参照して説明する。図1は、この発明の実施の形態に係るSiC半導体を用いたショットキダイオードを示す概略断面図である。

【0016】キャリア濃度 $3 \times 10^{18} \text{ cm}^{-3}$ のn型6H-SiC(0001)基板1の主面上に $<11-20>$ 方向に 3.5° オフした膜厚 $3 \mu\text{m}$ のキャリア濃度 $1 \times 10^{18} \text{ cm}^{-3}$ のn型エピタキシャル層2が形成されているウェハを用いる。

【0017】上記SiC基板1の裏面にオーミック電極3としてNi膜を4000オングストロームを蒸着して設け、熱処理を施してオーミック接触をとる。この熱処理は、Ar流量1l/min、圧力1Kg/cm²中で950℃の温度で10分程度行う。この熱処理により、オーミック電極3が形成される。

【0018】次に、エピタキシャル層2の表面にTi、Au、Pd等の高融点金属の中から一つの金属膜を4000オングストローム蒸着する。この金属膜をパターンニングして、ショットキ電極4を形成する。

【0019】この発明では、このショットキ接合のバリア高さを下げるために500～900℃程度的高温での熱処理を施し、ショットキ電極用金属とSiC半導体との合金層5を形成する。この合金層5の深さは、熱処理の温度と時間に依存し、温度及び時間を制御することで、目標の深さにすることが可能である。この実施の形態では、合金層5の深さを0.1～0.2μmの深さになるように制御した。

【0020】例えば、ショットキ電極4として、Au又はPdを用いた場合には、オーミック電極3の形成時と同じ雰囲気、即ち、Ar流量1l/min、圧力1Kg/cm²中で900℃の温度で5分間熱処理を施して合金層5を形成した。又、ショットキ電極4として、Tiを用いた場合には、同様の雰囲気条件で500℃の温度で5分の熱処理を合金層5を形成した。いずれの金属を用いても、ダイオード特性が保持できる温度及び時間で熱処理を行う。

【0021】ショットキ電極4を形成後熱処理を施したこの発明の実施の形態と、熱処理を施していない以外はこの発明と同じ条件で形成したショットキダイオードを用意し、1μA電流レンジでの順方向の立ち上がり電圧を測定した結果を図2に示す。図2(a)は、熱処理を施していないもの、同(b)は、熱処理を施した本実施の形態のそれぞれのI-V特性図である。尚、このショットキ電極4の金属としては、Tiを用いた。

【0022】図2から分かるように、順方向の立ち上がり電圧(1μA電流レンジ)は、0.95Vから0.3Vに低下した。

【0023】又、同様に、ショットキ電極4として、Au及びPdを用いたものそれぞれ用意し、1μA電流レンジでの順方向の立ち上がり電圧を測定した。

【0024】その結果、順方向の立ち上がり電圧(1μA電流レンジ)は、Auの場合には、0.7Vから0.35V、Pdの場合には、0.7Vから0.5Vとそれぞれ低下した。

【0025】このように、ショットキ電極の熱処理により、ショットキバリア高さが低下し、スイッチング時の順方向の抵抗成分が減少し、スイッチング損失を小さくすることができる。

【0026】上述した実施の形態においては、ショットキ電極4の高融点金属としてAu、Pd、Tiを用いた場合について説明したが、高温の熱処理による金属とSiC半導体の合金化後も、金属とSiC半導体の接合(整流)特性が維持できる金属であれば良く、上記金属以外に、SiC半導体がn型の場合、Ag、Cr、Co、W、Pt、Al、Ni、Mo、Cs、Mnを用いることができる。

【0027】また、上記実施の形態においては、n型SiC半導体を用いたが、p型SiC半導体を用いて同様に構成できる。この時、ショットキ電極用高融点金属は、Au、Ag、Co、Ni、Pd、Ti、Al、Csの中から選択すればよい。

【0028】上記金属を用いる場合においては、それぞれの金属に適した熱処理温度及び時間等の条件を選択すればよい。

【0029】又、上記実施の形態においては、SiC半導体として、6H型を用いたが、この他に3C型、4H型でも同様の効果が得られる。

【0030】又、上記実施の形態においては、ショットキダイオードについて説明したが、ゲート電極として、ショットキ電極を用いるMESFETにもこの発明は適用できる。

【0031】

【発明の効果】以上説明したように、この発明によれば、熱処理により、ショットキダイオードの立ち上がり電圧を下げ、スイッチング損失を小さくできる。

【図面の簡単な説明】

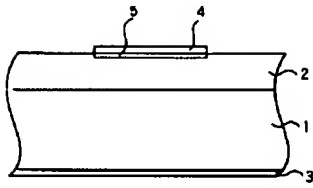
【図1】この発明の実施の形態に係るSiC半導体を用いたショットキダイオードを示す概略断面図である。

【図2】ショットキダイオードにおける順方向の立ち上がり電圧を測定したI-V特性図であり、(a)は、熱処理を施していないもの、(b)は、熱処理を施した本実施の形態をそれぞれ示す。

【符号の説明】

- 1 n型SiC半導体基板
- 2 エピタキシャル層
- 3 オーミック電極
- 4 ショットキ電極
- 5 合金層

【図1】



【図2】

